

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-274997 ← *

(43)Date of publication of application : 22.10.1993

(51)Int.Cl. H01J 1/30

(21)Application number : 04-071219

(71)Applicant : AGENCY OF IND SCIENCE &
TECHNOL
FUTABA CORP

(22)Date of filing : 27.03.1992

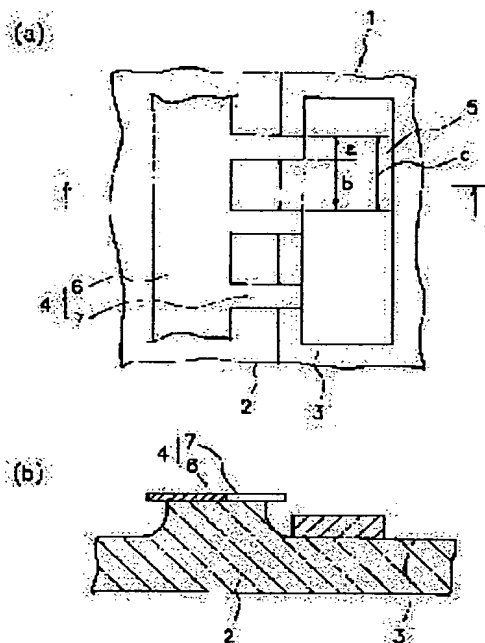
(72)Inventor : ITO JUNJI
KANAMARU MASATAKE
ITO SHIGEO
WATANABE TERUO
TSUBURAYA KAZUHIKO

(54) FIELD EMISSION ELEMENT

(57)Abstract:

PURPOSE: To provide a field emission element having a small operating voltage and whose emitter is not easily broken.

CONSTITUTION: An emitter 4 is provided on the upper surface of a base 2. The emitter 4 comprises a base portion 6 and a plurality of rectangular end portions 7. A gate 5 is provided in a recessed portion 3 provided on the base 2 and is located close to the end portions 7 of the emitter 4. The width (a) of each end portion 7 of the emitter 4 and the interval (b) between the end portions 7 are set to a dimensional ratio of $b/a=2$. The field strength applied to each end portion 7 of the emitter 4 is greatly increased compared with conventional ones with $b/a \leq 1$, so that the operating voltage is decreased, providing a sufficient emitter current.



LEGAL STATUS

[Date of request for examination] 05.10.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2669749

[Date of registration] 04.07.1997

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-274997

(43) 公開日 平成5年(1993)10月22日

(51) Int.Cl.⁵

H 0 1 J 1/30

識別記号

庁内整理番号

F I

技術表示箇所

B 9172-5E

審査請求 未請求 請求項の数 3 (全 7 頁)

(21) 出願番号 特願平4-71219

(22) 出願日 平成4年(1992)3月27日

(71) 出願人 000001144

工業技術院長

東京都千代田区霞が関1丁目3番1号

(74) 上記1名の復代理人 弁理士 西村 教光 (外1名)

(71) 出願人 000201814

双葉電子工業株式会社

千葉県茂原市大芝629

(74) 上記1名の代理人 弁理士 西村 教光

(72) 発明者 伊藤 順司

茨城県つくば市梅園1丁目1番4 工業技術院 電子技術総合研究所内

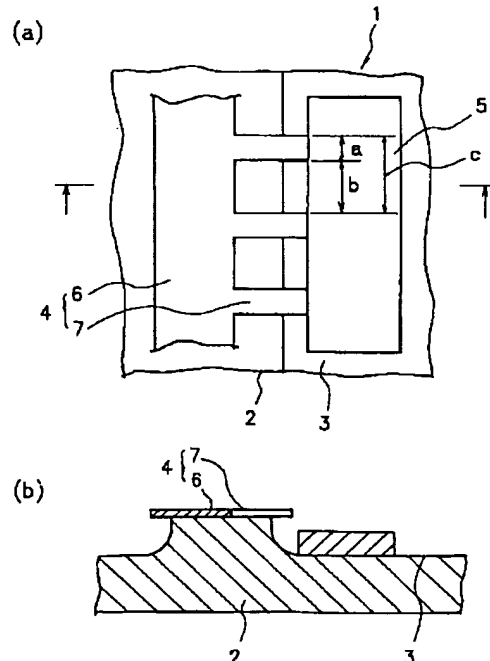
最終頁に続く

(54) 【発明の名称】 電界放出素子

(57) 【要約】

【目的】 動作電圧が小さく、エミッタが破損しにくい電界放出素子を提供する。

【構成】 基板2の上にはエミッタ4が設けられている。エミッタ4は基部6と複数の矩形の先端部7から成る。基板2上に設けられた凹部3内にはゲート5が設けられ、エミッタ4の先端部7と近接している。エミッタ4の先端部7の幅aと、先端部7, 7の間隔bは、 $b/a = 2$ の寸法比に設定されている。エミッタ4の各先端部7に印加される電界強度は $b/a \leq 1$ の従来品に比べて大幅に増大し、動作電圧が低減して十分なエミッタ電流が得られる。



1

【特許請求の範囲】

【請求項1】 エミッタとゲートを備えた電界放出素子において、前記エミッタは、基部と該基部から突出した複数の先端部からなり、前記各先端部の幅 a と各先端部相互間の間隔 b の各値が式 $b/a > 1$ を満たすことを特徴とする電界放出素子。

【請求項2】 前記先端部と前記基部の間の部分が所定の曲率半径を有する形状とされた請求項1記載の電界放出素子。

【請求項3】 前記先端部の先端よりも後退した位置に先端縁がくるように前記エミッタの上に電極層を設けた請求項1記載の電界放出素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電界放出素子に関するものである。本発明の電界放出素子は、各種表示素子、光源、増幅素子、高速スイッチング素子、センサー等における電子源として有用である。

【0002】

【従来の技術】 電界放出素子においては、外部からエミッタに印加される電界強度を強くすることによって放出電流が飛躍的に増大する。このため先端を鋭く尖らせた形状のエミッタを備えた電界放出素子が多数提案されている。例えば図11はこの種の電界放出素子の構造を示すものであり、ゲート100と鋸歯状の先端部101を有するエミッタ102とが絶縁基板103上に溝104をはさんで並設されている。

【0003】

【発明が解決しようとする課題】 前述した構造によれば、エミッタ102の先端部101の鋭利な形状を再現性よく均一に形成することが困難であった。その結果、エミッタ102の各先端部101とゲート100との距離が均一になりにくく、エミッタ102の特性に大きなばらつきが生じ、実用化の妨げとなっていた。

【0004】 そこで本発明者らは、図10に示すような構造の電界放出素子を提案した。この電界放出素子では、エミッタ110が、基部111と該基部111から突出した矩形パターンの先端部112とによって構成されている。そして、矩形パターンの各先端部112はゲート113にサブミクロンレベルで近接しており、前記特性の再現性と均一性が大幅に向上している。

【0005】 しかしながら、本発明者らの提案になる前記電界放出素子によれば、エミッタの特性の再現性及び均一性は向上したが、ゲートに印加すべき電圧、すなわち動作電圧が図11の電界放出素子に比べて大きくなり、またエミッタ110の矩形の先端部112とゲート113間に働く静電引力のために該先端部112が破損する場合もあった。

【0006】 本発明は、本発明者らが提案した発明をさらに改良するものであり、動作電圧が小さく、エミッタ

2

が破損しにくい電界放出素子を提供することを目的としている。

【0007】

【課題を解決するための手段】 図10に示した電界放出素子では、矩形の先端部112の幅と先端部112、112の間隔との関係については特に規定されておらず、おおむね1:1とされていた。しかし本発明者らのその後の詳細な研究により、上記関係が素子の特性を左右する極めて重要なパラメータであることがわかってきた。また、上記エミッタの矩形の先端部の力学的強度を増せば、静電引力による破壊を防げることもわかってきた。

【0008】 そこで、本発明の電界放出素子は、エミッタとゲートを備えた電界放出素子において、前記エミッタは、基部と該基部から突出した複数の先端部からなり、前記各先端部の幅 a と各先端部相互間の間隔 b の各値が式 $b/a > 1$ を満たすことを特徴としている。

【0009】 また、前記電界放出素子において、前記先端部と前記基部の間の部分が所定の曲率半径を有するような形状になっていてもよいし、前記先端部の先端よりも後退した位置に先端縁がくるように前記エミッタの上に電極層を設けてもよい。

【0010】

【作用】 エミッタの各先端部に印加される電界強度は従来に比べて大幅に増大し、このため動作電圧を低減させることができる。

【0011】 前記エミッタの先端部と基部の間に丸みをつけ、又は前記エミッタの上に電極層を設ければ、上記矩形の先端部の力学的強度が増大し、静電引力等による破壊を免れるとともに、エミッタの電気抵抗が下がるため、大電流放出が可能となる。

【0012】

【実施例】 図1及び図2によって第1実施例の電界放出素子1を説明する。石英基板(SiO₂)等の絶縁性の基板2には凹部3が形成されている。この基板2の上面にはエミッタ4が形成され、基板2の凹部3の底には前記エミッタに近接してゲート5が形成されている。

【0013】 このエミッタ4は、基部6と該基部6から突出した複数の矩形の先端部7をゲート5に対面して備えた矩形くし歯状の構造を有している。

【0014】 そして前記エミッタ4の各先端部7の幅を a 、各先端部7、7の間隔を b とすると、本発明においてこれらの寸法の満たすべき条件は $b/a > 1$ となっている。但し本実施例では、より好ましい値として $b/a = 2$ に設定されている。なお先端部7のピッチを c とすれば、この寸法条件は $c/a = (b+a)/a = 3$ と表すこともできる。

【0015】 また、本実施例のエミッタ4はW層から構成されているが、その厚さは0.1~0.4 μm に設定する。0.1 μm 未満ではエミッタ4の機械的強度が不十分となり、0.4 μm を越えるとエミッタ4における

電界集中が悪くなり、電界強度が小さくなってしまふ。

【0016】なお、エミッタ4は基板2の上面にあり、ゲート5は凹部3の底部に形成されているので、エミッタ4とゲート5の間隔は、前記ゲート5の厚さをサブミクロンオーダーで調整することで微妙に設定でき、従来の単なるホトリソグラフィ手法を用いるより小さく形成することができる。

【0017】図3に示すように、 $b/a=2$ である本実施例の電子放出素子によれば、 $b/a=1$ である従来例に比べて電圧-電流特性に優れている。また図4に示すように、高い電界強度を得ることができる。

【0018】次に、図5によって第2実施例の電界放出素子10を説明する。本実施例によれば、エミッタ11における先端部13と基部12の結合部分に、該先端部13の幅 a と同程度の丸みをつけてある。これによって矩形の先端部13の力学的強度が増大し、より強い電界にも耐えられるようになり、結果としてさらに大きな電流の放出が可能となる。なお、その他の構成は第1実施例と同じである。

【0019】次に、図6によって第3実施例の電界放出素子14を説明する。本実施例によれば、ゲート5に面するエミッタ4の先端部7から、エミッタ4の先端部7とゲート5との間隔と同程度あるいはそれ以上後退した位置に先端縁15がくるように、エミッタ4の上面に重ねて電極層16が形成してある。この電極層16は金属層又は半導体層からなる。この電極層16を設けることにより矩形の先端部7の強度が向上し、かつエミッタ4の電気抵抗が下がるために大電流放出が可能となる。

【0020】次に、図7によって、本発明の第4実施例を説明する。本実施例は、第1実施例の電界放出素子の構造をさらに発展させてエミッタ及びゲートのほかに、放出された電子が射突するコレクタを有する三極管素子である。

【0021】第1～第3実施例と同様、エミッタ20とコレクタ21は基板上に設けられ、エミッタ20とコレクタ21の間で基板に形成された凹部内にゲート22が設けられている。ここで、エミッタ20は、上から見て矩形の先端部31を有するくし歯状に形成されている。そして、先端部の幅 a と先端部の間隔 b の比は、 $b/a=2$ とされており、矩形の先端部に電界が集中して大きな電界強度が得られるようになっている。また、三角状の先端部を有するエミッタより寿命も長い。このエミッタの材料としては、Mo、W等の金属以外に、Ti、Al等の金属をベースとしてその上にLaB₆等の化合物半導体膜を形成したものを使用することができる。

【0022】本実施例のコレクタ21に蛍光体を設けておけば、電子の射突によって蛍光体を励起発光させることができる。従って本実施例は、蛍光表示管の原理を応用した発光装置又は自発光形の表示装置として応用できる。そして前述したように、このエミッタ20において

は高い電界強度によって大電流を得ることができるので、発光乃至表示素子として十分な輝度を得ることができる。また、電界放出素子として十分な耐久性を有していることから、発光乃至表示素子として高い信頼性を期待できる。

【0023】次に図8(a)、(b)で示す第5実施例を説明する。この実施例では、エミッタ20が基板23の凹部内に形成されるとともに、ゲート22が前記エミッタ20より上方の基板23上に設けられている。またゲート22は、前記エミッタ20を囲むように設けられる。そしてエミッタ20は図8(a)で示すようにゲートに対面する部分が矩形の先端部31を有するくし歯状に形成されている。また先端部31の幅 a と先端部間隔 b の比は前記実施例と同様に $b/a=2$ である。

【0024】第4実施例では三極管構造を示したが、更に第4、第5の電極を設けた多極管構造として、その特性をさらに向上させることもできる。

【0025】以上説明した実施例では、エミッタを形成する金属層は一層であったが、必要に応じて複数種類の材料を用いた2層以上の構造でもよい。また、ゲートを形成する金属層についても、複数種類の材料を用いた多層構造とすることができる。

【0026】また、これまでに述べた実施例は、いずれも平面構造のものであったが、本発明は、いわゆる薄膜エッジ又はウエッジ形と呼ばれる構造全般に適用できる。例えば、図9に示す構造でも、 $b/a>1$ 、特に $b/a\geq 2$ とすることにより、大きな効果が得られる。

【0027】即ち、図9では、絶縁性の基板40の上にカソード電極41が設けられ、さらにその上に絶縁層42とゲート43が積層されている。この絶縁層42とゲート43には空孔が形成されている。そして該空孔内の前記カソード電極41上には、略三角柱形のエミッタ44が設けられている。このエミッタ44は、その基部44aが前記カソード電極41に接続されており、先端部44bは前記ゲート43、43の間で上方に向けられている。このエミッタ44における先端部44bの幅 a と、隣接するエミッタ44、44の間隔 b との比が、 $b/a=2$ となっている。

【0028】

【発明の効果】本発明の電界放出素子は、エミッタが複数の矩形の先端部を有する形状であるとともに、該先端部の幅 a と間隔 b の寸法比が $b/a>1$ となっているので、 $b/a\leq 1$ であった従来品に比べて次のような優れた効果が得られる。

【0029】(1) 前記寸法比 b/a が0.5又は1の従来例と、 b/a が2、2.5、3の本発明品における各々の電界強度をそれぞれ測定すると、図4に示すようになる。即ち、 a に対して b を大きくすればエミッタの電界強度を大きくすることができる。従って、 a 及び b に関する寸法条件は $b/a>1$ であり、より好ましくは

$b/a \geq 2$ である。

【0030】(2) 図3に示すように、前記寸法比 b/a が1の従来品と、 b/a が2の本発明品とに、それぞれカソード電圧0～300Vを印加した場合のエミッション電流を測定した。従来品では、エミッション開始電圧(しきい値電界)が150V付近であり、必要なエミッション電流を得るには200V以上の電圧が必要となる。これに対し $b/a=2$ の本発明品では、エミッション開始電圧が80Vと低くなり、低電圧駆動が可能となる。

【0031】(3) エミッタの先端部の根元に丸みをつけ、又はエミッタの上面に補強用の電極層を設けることにより、エミッタの機械的強度が増大するので、エミッタ電流による熱破壊が防止でき、寿命が延びる。

【図面の簡単な説明】

【図1】(a)は第1実施例の平面図、(b)は(a)の切断線における断面図である。

【図2】第1実施例の斜視図である。

【図3】本発明品と従来品のV-I特性を比較して示すグラフである。

【図4】本発明品と従来品における電界強度を比較して示すグラフである。

【図5】(a)は第2実施例の平面図、(b)は(a)の切断線における断面図である。

【図6】(a)は第3実施例の平面図、(b)は(a)の切断線における断面図である。

【図7】(a)は第4実施例の平面図、(b)は(a)の切断線における断面図である。

【図8】(a)は第5実施例の平面図、(b)は(a)の切断線における断面図である。

【図9】本発明を薄膜エッジ又はウエッジ形等の構造に適用した場合の実施例を示す斜視図である。

【図10】本発明者らの提案になる電界放出素子の平面図及び断面図である。

【図11】従来の電界放出素子の平面図及び断面図である。

【符号の説明】

1, 10, 14 電界放出素子

4, 11 エミッタ

5 ゲート

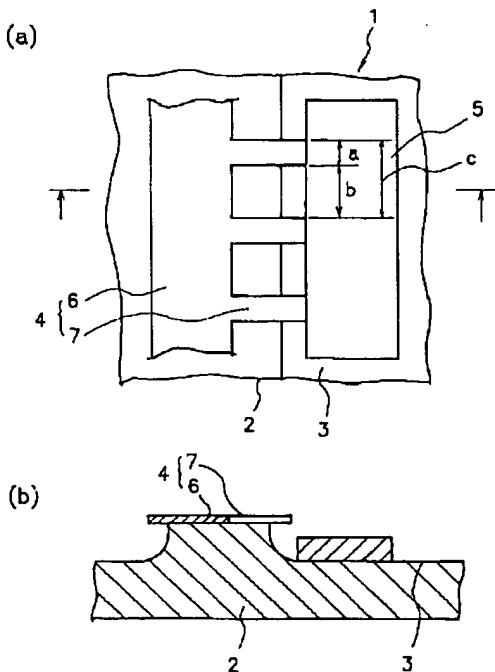
6, 12 基部

20 7, 13 先端部

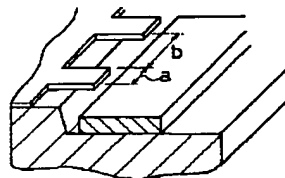
15 先端縁

16 電極層

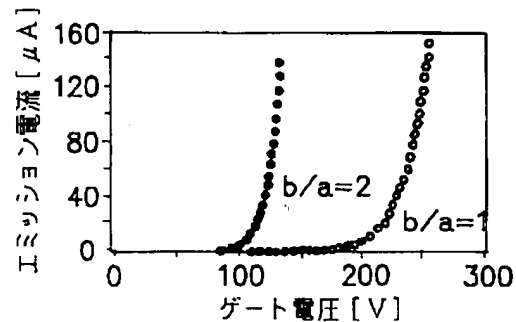
【図1】



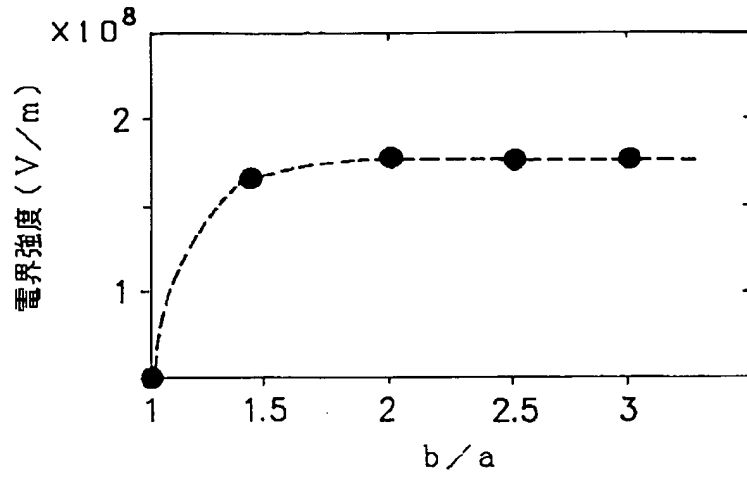
【図2】



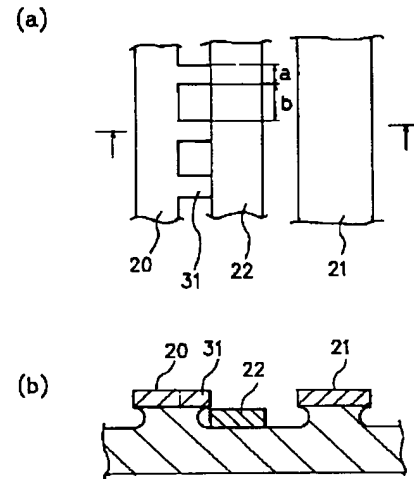
【図3】



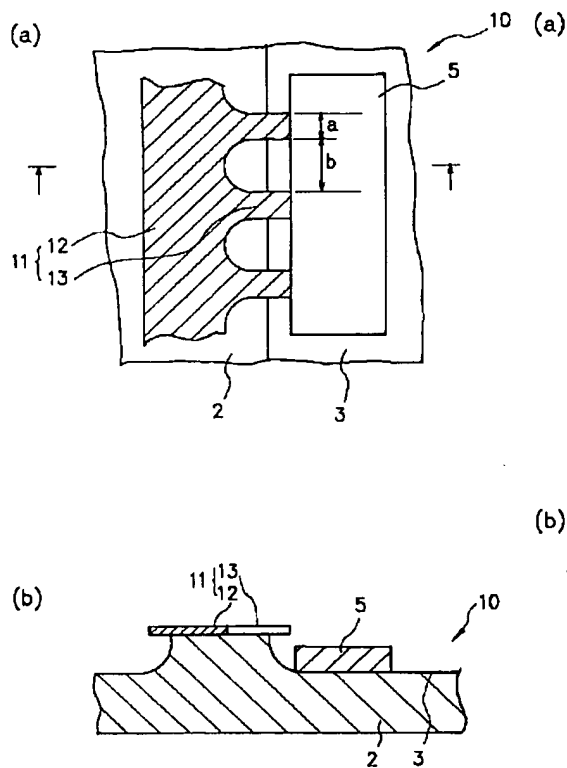
【図4】



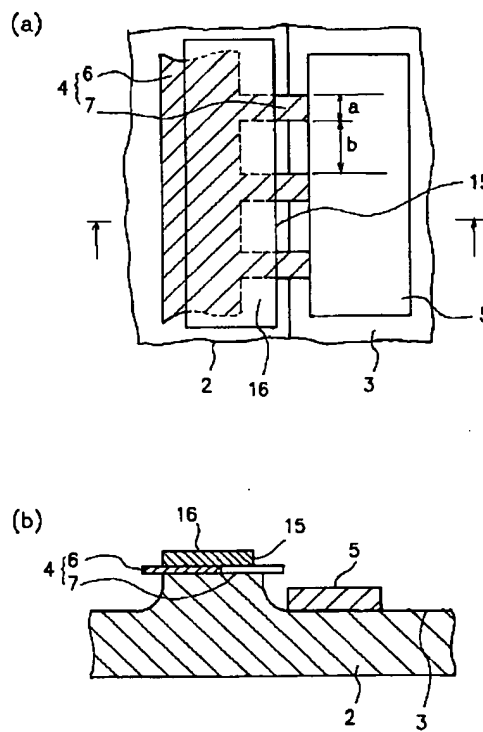
【図7】



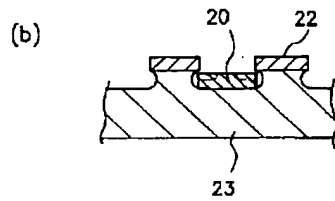
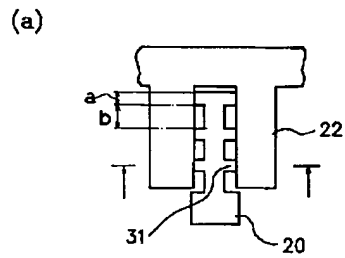
【図5】



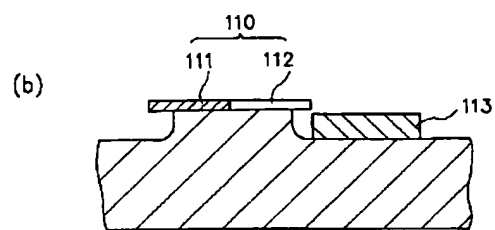
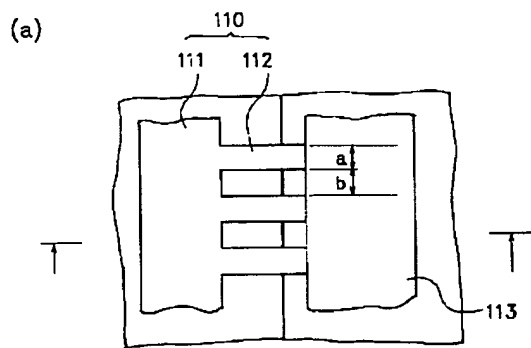
【図6】



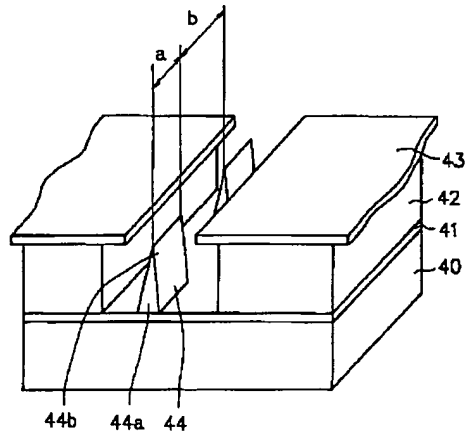
【図8】



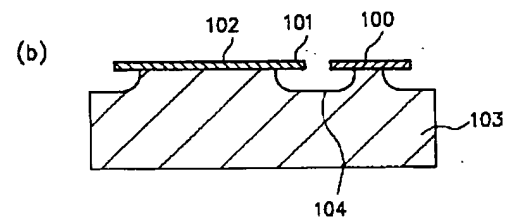
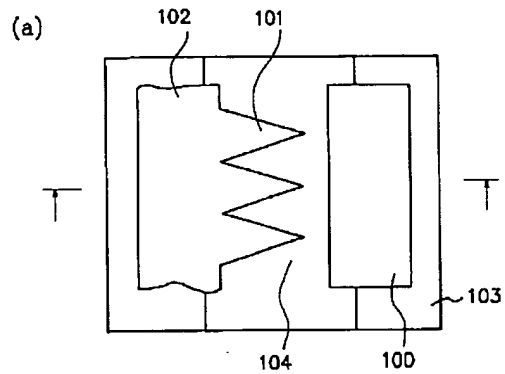
【図10】



【図9】



【図11】



フロントページの続き

(72)発明者 金丸 正剛
茨城県つくば市梅園1丁目1番4 工業技
術院 電子技術総合研究所内
(72)発明者 伊藤 茂生
千葉県茂原市大芝629 双葉電子工業株式
会社内

(72)発明者 渡辺 照男
千葉県茂原市大芝629 双葉電子工業株式
会社内
(72)発明者 圓谷 和彦
千葉県茂原市大芝629 双葉電子工業株式
会社内